

一种宽频压控振荡器及高速双模预分频器的设计与实现

兰晓明, 颜 峻, 马何平, 石 寅
(中国科学院 半导体研究所, 北京 100083)

摘 要: 针对射频无线收发机的需求, 利用开关电容阵列和多个 VCO 核的结构设计了一个分段线性超宽频压控振荡器(VCO). 采用全电流模逻辑(CML)结构的双模预分频器能满足振荡器最高频率输出的要求. 基于 IBM 0.35 SiGe BiCMOS 工艺的流片测试结果表明, 电源电压为 2.8V 时, 该压控振荡器的频率能够覆盖 2.75~5.73GHz 的频段, 调频灵敏度约为 100MHz/V, 在偏离中心频率 1MHz 处, 单边带相位噪声最佳值达到了 -120.32 dBc/Hz, 预分频器后仿最高工作频率达 9.6GHz, 两部分核心总工作电流为 10mA.

关键词: 压控振荡器; 预分频器; 宽频; 电流模逻辑; SiGe BiCMOS 工艺

中图分类号: TN433

文献标识码: A

文章编号: 1000-7180(2010)02-0045-04

Design and Implementation of an Wideband VCO with an High-speed Dual-mode Prescaler

LAN Xiao-ming, YAN Jun, MA He-ping, SHI Yin

(Institute of Semiconductors, Chinese Academy of Sciences, Beijing 100083, China)

Abstract: Aimed at the requirements of RF wireless transceiver, a wideband piecewise linear VCO is designed based on the combination of switching-capacitance and multi-VCO cores. The dual-mode prescaler utilizing full current mode logic is able to operate at the highest VCO frequency. Implemented in the IBM 0.35SiGe BiCMOS process, the VCO frequency ranges between 2.75~5.73GHz with an average tuning gain of 100MHz/V. The best measured SSB phase noise is 120.32dBc/Hz at 1MHz offset from the carrier, the prescaler post simulated frequency is up to 9.6GHz. The two parts draws 10mA current from a 2.8V supply.

Key words: VCO; prescaler; wideband; CML; SiGe BiCMOS process

1 引言

在现代射频无线前端收发芯片中, 基于锁相环设计的频率综合器是系统中的关键模块, 能够为收发混频提供本振信号, 其中压控振荡器和分频器是决定综合器输出频率的主要部分. 随着各种无线应用标准的问世, 单片多功能的射频收发集成芯片成为一种发展趋势^[1], 这对压控振荡器和分频器提出了更高的要求, 需要在保证低功耗和低相位噪声的前提下, 获得更宽的频率覆盖范围. 在现有各类压控振荡器中, 无需电感等无源元件的环形振荡器能实现很宽的调谐范围^[2-3], 但其噪声性能较差, 限制了它在射频通信系统中的应用. 而基于负阻原理的 LC

振荡器则由于其自身带通滤波特性, 非常适合有低噪声要求的射频前端系统. 相比通常的电压型逻辑, 电流型逻辑能够工作在更高频率, 且没有前者工作时带来的电源抖动和动态功耗等问题, 符合高速预分频器的需要.

文中利用开关电容阵列和结型变容管相组合的结构, 以 PMOS 管做负阻管, 设计了同时集成四个 VCO 核的超宽频分段线性 LC 压控振荡器和基于电流模逻辑的高速双模预分频器, 并在 0.35SiGe BiCMOS 工艺下通过了流片测试, 很好地解决了大的调谐范围、低的相位噪声和调频灵敏度等指标要求之间的矛盾.

2 频率综合器总体设计

根据射频系统的需求,频率综合器结构如图 1 所示.压控振荡器用于产生系统需要的振荡频率 F_{VCO} ,多级分频后得到 F_{DIV} . F_{DIV} 与稳定参考频率 F_{REF} 的相频差经过鉴频鉴相器和电荷泵等模块的处理,反馈到压控振荡器控制端电压 V_C 上,最终将压控振荡器的输出 F_{VCO} 稳定在需要的频率上.分频器由工作在高频的预分频器和低频的可编程分频器两部分组成.为了实现小数分频,预分频器中加入了可实时切换分频比的双模分频器,通过后面的可编程分频器周期性地调整控制字 MC 改变分频比,使得预分频器长期平均表现为小数分频.外部的控制逻辑可以设定可编程分频器的分频数,加入 $\Sigma\Delta$ 调制后可进一步减少由分频带来的带内杂散^[4].为了减少环路的锁定时间,可编程分频器的响应时间不能太长,所以图中双模预分频器的输出频率 F_{DMD} 不能太低.同时可编程分频器作为数字综合电路,受工艺限制工作速度有限,频率 F_{DMD} 也不能过高,因此需要仔细考虑预分频器的实现方案.

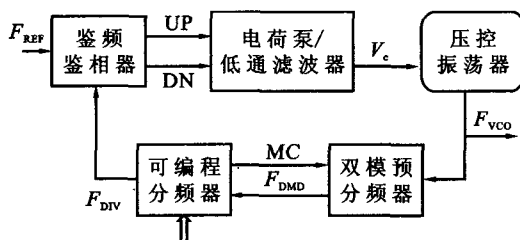


图 1 频率综合器结构框图

3 宽频压控振荡器的设计

为满足无线局域网(802.11b)^[5],蓝牙(Bluetooth)和数字电视(CMMB、DVH-H)等多个无线协议的要求,压控振荡器设计指标定为频率覆盖 2.8~5.7GHz,相位噪声满足在偏离载波 1MHz 处约为 -120dBc/Hz,功耗尽量低.完整的电路结构如图 2 所示.

3.1 谐振回路设计

压控振荡器的频率调节范围直接与变容管电容可调范围相关.在所用的 SiGe BiCMOS 工艺下,有两种变容管可供选择:MOS 变容管和结型变容管. MOS 变容管工作在累积区和耗尽区, C_{max}/C_{min} 比较大,能够获得较宽的调频范围,但控制电压对其电容量的控制是高度非线性的. MOS 变容管的电容量随电压的变化主要发生在很窄的区间(控制电压接近于 0 的时候),此时压控振荡器的灵敏度 (K_{VCO})

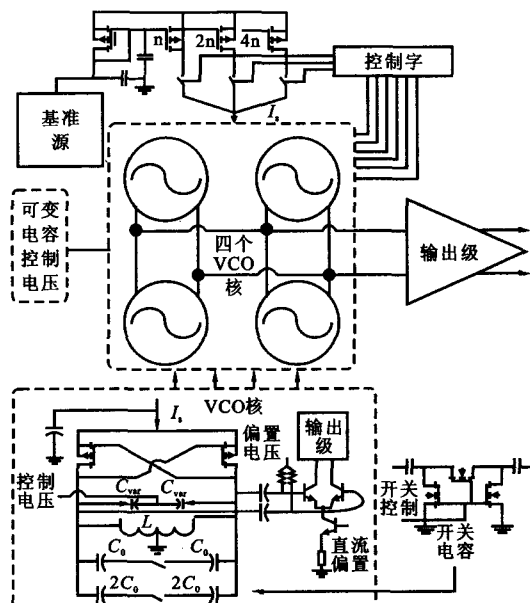


图 2 压控振荡器完整电路

较大,会影响 PLL 频率综合系统的相位噪声,并降低系统的稳定性.而由反向二极管组成的结型变容管品质因子(Q 值)更高,电容量随控制电压变化的线性度更好,因此更满足系统的应用要求.加入两级开关电容之后,可将一个 VCO 核的调频曲线分成四段,在拓宽调频范围的同时, K_{VCO} 也可以控制在合理范围.电感选择工艺提供的螺旋差分电感,以获得更好的对称性和更高的 Q 值,同时减少电感所占的面积.

谐振回路主要由上述的片上电感、结型变容管和开关电容组成.开关电容里使用的是高密度 MIM 电容 C_0 ,具有较高的 Q 值.压控振荡器的频率由式(1)决定:

$$\begin{cases} f_{osc} = \frac{1}{2\pi} \sqrt{LC_{total}} \\ C_{total} = C_{var} + C_{array} + C_p \end{cases} \quad (1)$$

式中, C_{var} 为变容管的容值, C_{array} 为开关电容接入回路的容值, C_p 为回路中的总的寄生电容值.开关电容的通断可实现频率的粗调,用来选择压控振荡器的某个子频段,由调谐控制电压控制的变容管则可以对频率进行细调.由式(1)可知,为了保证频率关电容 C_0 .

另外,如图 2 所示,开关电容内使用的开关需要额外加上两个 N 管给开关管提供到地的通路^[6],避免管子悬空,同时保证开关电容两边的平衡.开关管的尺寸需仔细考虑,一方面要使管子的宽长比大些以减少导通电阻对开关电容 Q 值的影响,另一方面则需要保证管子面积不能太大,其寄生电容不会降

低回路的工作频率。

3.2 VCO 核心电路设计

出于相位噪声的考虑,VCO 核心电路采用的是 PMOS 管交叉耦合结构.由 Leeson 公式^[7]:

$$P_{\text{noise}} = \left(\frac{\omega_0}{2Q\Delta\omega} \right)^2 \left[\frac{|N_{\text{IN}}(s)|^2}{2P_s} \right] \quad (2)$$

可知相位噪声与振荡信号,功率 P_s 以及回路的 Q 值成反比,与进入振荡回路噪声的平方成正比.回路内噪声包括无源元件热噪声、负阻管噪声以及偏置电流噪声.无源元件热噪声与器件的 Q 值相关,负阻管噪声主要由管子的热噪声和闪烁噪声组成,偏置电流噪声则主要取决于基准源和偏置镜像管.选用高 Q 值器件和 PMOS 管,可以减少前两个因素的影响,选用结构简单的基准源和偏置电路可以减少偏置电流噪声。

为保证较快的起振时间和较大振荡信号幅度,负阻管的跨导值应足够大,这需要增大管子的宽长比,并使用最小沟道长度以减少寄生电容.偏置电流输入端并联了一个几皮的大电容,一方面对电流源上的噪声有一定滤波作用,另一方面使得该点成为理想的交流虚地点,有利于改善振荡波形的对称性,从而提高 VCO 相噪性能。

3.3 整体电路设计

为了覆盖指标要求的频率范围,同时满足苛刻的相位噪声要求,本设计中同时集成了四个 VCO 核,可通过控制字灵活切换,结构如图 2 所示. VCO 核共用的偏置电流也设置成可编程,在系统对相噪要求不高时可以通过减小偏置电流而降低功耗. VCO 核内的振荡信号通过电容交流耦合到输出级,用于驱动正交分频器和锁相环内的预分频器,隔绝了负载对振荡核心电路的影响。

4 高速双模预分频器的设计

由于所用工艺数字综合电路最高工作速度约为 200MHz,而 VCO 的最高输出频率为 5.7GHz,由前面的分析得到预分频器最小分频数至少需为 29.为了保证足够高的工作频率和低的功耗,预分频器采用的是两级结构,先 4 分频再 8/9 分频,结构如图 3 所示.预分频器总共用到两种 CML 电路,如图 4 所示:D 锁存器和与非门,其逻辑电平摆幅峰峰值限定为 400mV,以获得较快的切换速度.两级 D 触发器级联可构成一个 4 分频器.每级 D 触发器均由基于 CML 结构的主、从锁存器组成,如图 4(a)所示. 8/9 分频器由同步 4/5 变模分频器(ABCD),异步除 2 分

频器(F),逻辑控制与非门(HG)和电平移动跟随器(EI)等部分组成.另有两个电平转换模块用于 CML 和 CMOS 电平间的转换,以实现与后级数字综合生成的可编程分频器相接。

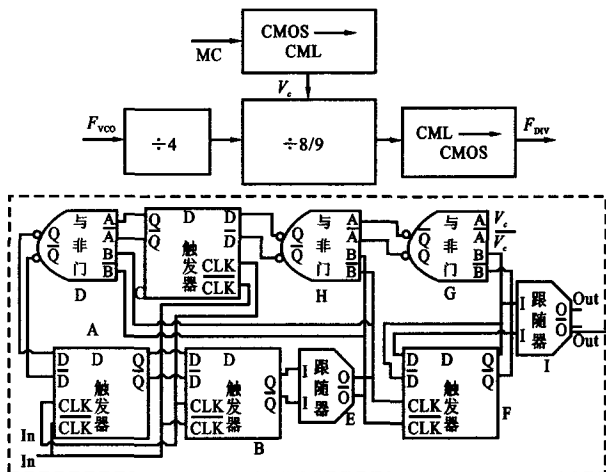


图3 双模预分频器结构框图

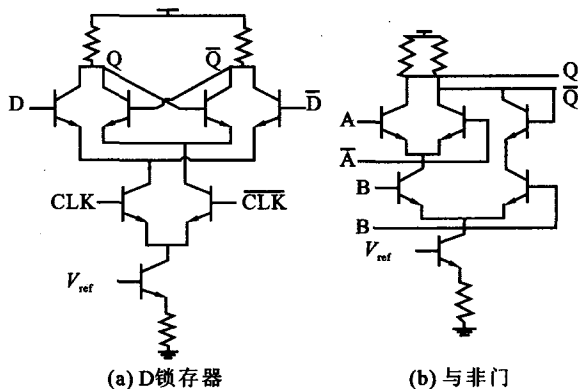


图4 CML 逻辑电路

由于经过了前级的除 4 分频,后级各模块电流可以相应减小,预分频器最终总的核心电流约为 6mA.在控制字 MC 为 0 时,双模分频器为除 8 分频,等效为一个同步 4 分频和异步 2 分频的级联. MC 为 1 时,在逻辑控制与非门作用下,同步 4/5 变模分频器周期交替工作在除 4 和除 5 模式,从而获得除 9 分频.双模预分频器的后仿波形如图 5 所示,可以看到它可以很好的工作在 9.6GHz 附近。

5 流片测试结果

本设计流片采用了 IBM 公司的 0.35SiGe BiCMOS 工艺.芯片的剖片图如图 6 所示,VCO 和预分频器占用的面积分别为 $1.05\text{mm} \times 0.64\text{mm}$ 和 $0.3\text{mm} \times 0.15\text{mm}$.为了测试 VCO 的性能,片内放入了一个特定的测试缓冲级,可以将 VCO 经过输出级后的振荡信号引出到两个用于测试的焊盘上.在 2.8V

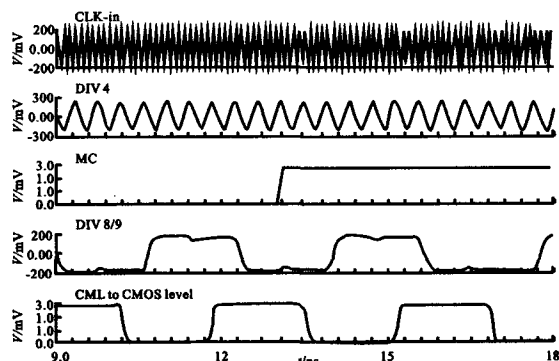


图5 双模预分频器后仿波形

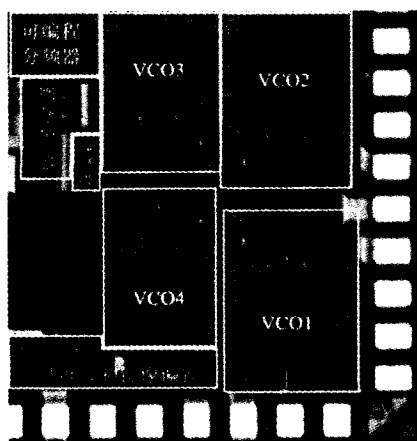


图6 VCO及分频器切片图

电源电压下,通过调整 VCO 的控制字和控制电压在频谱分析仪上测得整个 VCO 的调频特性曲线如图 7 所示.可以看到设计的 VCO 能够连续覆盖 2.75~5.73GHz 的超宽频段,并且具有较好的线性度,平均灵敏度 K_{VCO} 约为 100MHz/V. 将偏置电流设定为 4mA,在振荡频率为 3GHz 的频率点偏离载波 1MHz 处测得相位噪声为 -120.32 dBc/Hz(见图 8).由于芯片焊盘数的限制,预分频器的输出没有专门安排测试焊盘.整个频率综合器的测试结果表明在整个 VCO 振荡频段上系统均正常,这说明预分频器能够工作在 VCO 输出的最高频率上.在关闭芯片中其他模块后测得的工作电流约为 10mA,与设计结果一致.

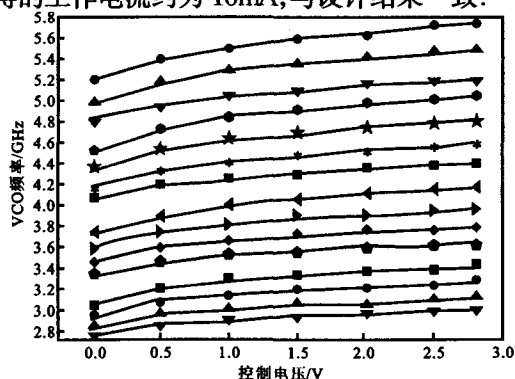


图7 压控振荡器的调频特性

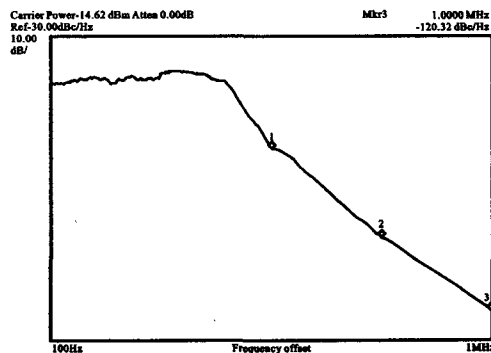


图8 VCO在3GHz频率点的相噪噪声

6 结束语

针对现代射频无线收发芯片的要求,文中设计了一种宽频压控振荡器和高速预分频器,能够用于多种通信系统中.利用开关电容阵列和多个 VCO 核的结构,压控振荡器在保证较低相位噪声的情况下分段线性覆盖了 3GHz 的频宽.由 CML 结构电路组成的预分频器能正常工作在 VCO 的最高输出频率上.整个设计通过了 0.35 μ m SiGe BiCMOS 工艺的流片测试,结果达到预期目标.

参考文献:

- [1] Ahmed A Emira, Alberto Valdes Garcia, Bo Xia, et al. Chameleon: a dual-mode 802.11b/ bluetooth receiver system design[J]. IEEE Transactions on Circuits and System, 2006, 53 (5): 992-1003.
- [2] Chao Chieh Li, Chung Chun Chen, Bo-Jr Huang, et al. A novel ring-based triple-push 0.2-to-34 GHz VCO in 0.13 μ m CMOS technology[C]// IEEE MTT-S International Microwave Symposium. Atlanta, USA, 2008: 347-350.
- [3] 褚子乔,李罗生,王东辉,等.一种输出范围 10~600MHz 的高性能锁相环[J]. 微电子学与计算机, 2008, 25(7): 214-216.
- [4] Riley T A, Copeland M, Kwasniewski T. Delta-sigma modulation in fractional-N frequency synthesis[J]. IEEE Journal of Solid-State Circuits, 1993, 28(5): 553-559.
- [5] 陈磊,马和良,赖宗声,等.基于 802.11a/b/g WLAN 接收机前端的射频集成压控振荡器设计[J]. 微电子学与计算机, 2008, 25 (11): 167-170.
- [6] Jakub Kucera, Bernd-Ulrich Klepser. 3.6 GHz VCOs for multi-band GSM transceivers[C]// ESSCIRC 2001. Villach, Austria, 2001: 325-328.
- [7] John Rogers, Calvin Plett, Foster Dai. Integrated circuit design for high-speed frequency synthesis[M]. [S. L.]. Artech House Press, 2006:265-267.

(下转第 54 页)

4 结束语

数据迷乱技术虽然能够提高原始数据的隐蔽性,单一的算法无法满足各类应用的安全需要,而还要和各类的代码迷乱算法结合使用,使其性能指标最佳.文中提出的混淆算法还停留在理论阶段,完善算法还需要大量的工作.

参考文献:

- [1] Bakken D, Paramesw A R, Blough D. Data obfuscation: anonymity and desensitization of usable data sets[J]. IEEE Security and Privacy, 2004, 13(2):34-41.
- [2] Agarwai C, Kiernan J, Srikant R, et al. Order preserving encryption for numeric data[J]. Special Interest Group for Management of Data, 2004, 34(8): 63-74.
- [3] Canny J. Collaborative filtering with privacy[J]. IEEE Symposium on Security and Privacy, 2002, 20(3):45-57.
- [4] Agarwal C, Yu P. A condensation approach to privacy preserving data mining[J]. Advances in Database Technology

- EDBT, 2004(2): 83-199.

- [5] Collber C, Thomborson C. Software watermarking: models and dynamic embeddings[C]//Proceedings of the 26th Annual SIGPLAN - AIGACT Symposium on Principles of Programming Languages. USA, New York, Association for Computing Machinery Press, 1999:311-324.
- [6] Oliveira S, Zang O. Achieving privacy preservation when sharing data for clustering[J]. Secure Data Management in conjunction with VLDB, 2004(3178):67-82.
- [7] 龚本灿,李腊元. 基于生成树的无线传感器网络分布式路由协议[J]. 微电子学与计算机, 2008, 25(11): 77-84.
- [8] 莫晓莉,王汝传,张琳. 基于移动代理和信任机制的网格作业管理[J]. 微电子学与计算机, 2008, 25(10): 159-161.

作者简介:

黄光球 男,(1964-),博士,教授. 研究方向为电子商务与网络安全.

谭 蕾 女,(1984-),硕士研究生. 研究方向为电子商务与网络安全.

(上接第 48 页)

作者简介:

兰晓明 男,(1984-),硕士研究生. 研究方向为锁相环频率综合器设计.

颜 峻 男,(1976-),博士. 研究方向为集成射频收发系统芯片设计.

马何平 男,(1980-),博士研究生. 研究方向为片内滤波器设计.

石 寅 男,(1951-),研究员,博士生导师. 研究方向为新型高速电路设计.